

ترانزیستورهای آلی کم ولتاژ با رسانایی بالا

پویان دنیاران* ۱

^۱ کارشناس ارشد مهندسی برق، دانشگاه آزاد اسلامی اراک donyaranff@yahoo.com

چکیده

این مقاله ترانزیستورهای پوسته نازک آلی ولتاژ پایین با رسانایی بالا را بررسی می کند. این بررسی، با استفاده از گیت دولایه پوسته نازک دی الکترونیک به دست آمد و متشکل از اکسید آلومینیوم (AlOx) و یک لایه خود مونتاژ شده اسید اکتادسیل فسفونیک (C18PA) بود که با افزایش عرض کانال ترانزیستورها و با پیاده سازی منبع چندانگشتی و تخلیه کنتاکت ها همراه بود. تقویت کننده های ترانزیستوری مبتنی بر چنین ترانزیستورهایی ولتاژی نزدیک به ۱۰ ولت/ولت و بهره حدود ۲ ولت/را هنگامی که ولتاژ تغذیه به ۵ ولت محدود می شد نشان می دهند. رفتار تقریباً بدون هیستریزیس، بهبود خواص تزریق/استخراج حامل بار، و کاهش ولتاژ آستانه به دست آمد. در نهایت، یک مدل ترانزیستور نیمه تجربی در Matlab توسعه یافت. مدل با استفاده از d.c اعتبار سنجی شد. و a.c. اندازه گیری های به دست آمده بر روی ترانزیستورهای DNNT رسانایی بالایی داشت چهار پارامتر برازش با بهینه سازی یک تابع برازش با استفاده از الگوریتم ژنتیک استخراج شد. مدل d.c اندازه گیری ترانزیستور را با دقت بالا همراه دارد.

واژگان کلیدی: ترانزیستور، ولتاژ پایین، رسانایی بالا

مقدمه

الکترونیک آلی به دستگاه های الکترونیکی مانند ترانزیستورها، دیودهای ساطع نور (OLED)، سلول های خورشیدی آلی (OSC)، ترانزیستورهای اثر میدان آلی (OFET) و حسگرها اطلاق می شود که از مواد آلی ساخته شده اند. این دستگاه ها، به دلیل مزایای منحصر به فردی مانند وزن سبک، تولید کم هزینه و دمای ساخت پایین، مورد توجه هستند این مزایا آنها را قادر می سازد بر روی بسترهای انعطاف پذیر مانند پلاستیک ساخته شوند [۱]. تحقیق در مورد دستگاه های الکترونیکی آلی بخشهای مختلفی از سنتز مواد جدید تا طراحی دستگاه های جدید، مطالعات انعطاف پذیری مکانیکی و توسعه تکنیک های جدید تولید را پوشش می دهد [۲]. علاوه بر این، برای مدل سازی دستگاه بایستی آزمایشهای بهینه سازی مختلفی انجام داد. OLED با قرار دادن تعدادی لایه آلی نازک بین دو الکتروود ساخته می شود. مزایای آنها نسبت به LED های معمولی/غیر آلی، انعطاف مکانیکی، مصرف پایین و انتشار نور مناسب است. نمایشگرهای انعطاف پذیر با تصاویر واضح تر با استفاده از OLED به دست می آید. [۳] Active Matrix OLED (AMOLED) در نمایشگرهای تلفن هوشمند و تلویزیون های پیشرفته فعلی استفاده می شود [۴]. سلول های خورشیدی آلی با استفاده از نیمه هادی های آلی ساخته می شوند و نور جذب شده را به الکتروسیته تبدیل می کنند [۵]. هدف بهینه سازی ترانزیستور، دستیابی به تحرک با اثر میدانی بالا، عدم هیستریزس، رسانایی بالا، عملکرد ولتاژ پایین، انعطاف پذیری مکانیکی و غیره است. پیشرفت اخیر در ترانزیستورهای آلی باعث انعطاف پذیری آنها شده است این ترانزیستورهای در حسگرهای زیستی [۶-۸]، حسگرهایی زیست پزشکی و حسگرهای لمسی کاربرد دارد. هدف این پژوهش، توسعه ترانزیستورهای آلی لایه نازک ولتاژ پایین (OTFT)، افزایش جریان ترانزیستور و رسانایی عبور آن است.

با طراحی مجدد کنتاکت منبع/تخلیه ترانزیستور و انتخاب ترکیب مناسب نیمه هادی آلی و گیت دی الکتریک، می توان OTFT های ولتاژ پایین مناسبتری برای مدارهای سنسور آنالوگ ایجاد کرد که قابل انعطاف، پوشیدنی و کم هزینه باشد. هدف اصلاح کنتاکت های منبع/تخلیه افزایش جریان تخلیه در حالت و رسانایی ترانزیستور است. عملیات ولتاژ پایین با استفاده از گیت دی الکتریک دو لایه فوق العاده نازک به دست می آید که ظرفیت خازنی بالا و جریان نشتی کم را نشان می دهد. در حسگرهای آنالوگ قابل انعطاف یا پوشیدنی، مطلوب است که سیگنال تولید شده در محل جمع آوری از قبل با پویایی پردازش می شود این پیش پردازش معمولاً شامل تبدیل سیگنال به ولتاژ با تقویت است. در نتیجه، فناوری هایی که چنین ویژگی هایی را ارائه می دهند، ترانزیستورهایی با رسانایی بالا، نیاز دارند. یکی دیگر از نیازهای مهم سنسورهای انعطاف پذیر/پوشیدنی، عملکرد ولتاژ پایین است. از این رو، بررسی روش ها و تکنیک های تولید ترانزیستورهای آلی ولتاژ پایین با رسانایی بالا مورد توجه است.

پیشینه تحقیق

بارچر و همکاران، ۲۰۱۹، بیان کرده اند که مقاومت کنتاکت در ترانزیستورهای لایه نازک آلی (TFT) عامل محدود کننده ای برای پیشرفت TFT های آلی فرکانس بالا است. دستگاههایی ساخته شده با معماری معکوس (دروازه پایین)، TFT های ارگانیک متحرک (کنتاکت بالا) معمولاً مقاومت تماس کمتری نسبت به TFT های آلی همسطح (کنتاکت پایین) نشان داده اند یا پیش بینی می شود. [۱۵]

هانا و همکارانش، ۲۰۱۸، پاسخ به نیروی ساکن یا دما صرف نظر از اینکه P(VDF-TrFE) در حالت فروالکترونیک یا پارالکترونیک است مشاهده می شود، و تأیید می کند که پیرو/پیروالکترونیک در هنگام نظارت بر رویدادهای استاتیک ضروری نیست. هنگامی که از سنسور فروالکترونیک P(VDF-TrFE)/OFET استفاده می شود، پیرو/پیروالکترونیک طی رویدادهای دینامیکی (نیروی دینامیکی یا دما) فعال می شود. نتایج به دست آمده نشان دهنده مکانیسم های حسی متفاوت در محرک های ایستا و پویا وجود دارد در نتیجه، با انتخاب لایه های P(VDF-TrFE) در حالت های فروالکترونیک یا پارالکترونیک، ممکن است مسیری برای تمایز بین محرک های استاتیک و دینامیکی وجود داشته باشد. [۱۶]

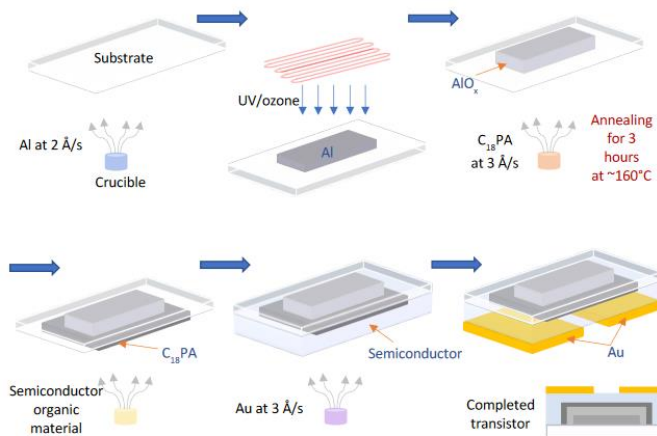
تا کدا و همکاران، ۲۰۱۶، از ترانزیستورهای لایه نازک آلی نوع p و نوع n در یک مدار فلیپ فلاپ D استفاده کرده است و ویژگی های الکتریکی عالی را به نمایش گذاشتند این مدارهای CMOS آلی پتانسیل زیادی برای فناوری الکترونیک قابل انعطاف دارد، به ویژه برای کاربردهای حسگر پوشیدنی یا اتصال بی سیم موثر است. [۱۷]

ژیشجانگ، ۲۰۱۳، از ترانزیستورهای لایه نازک آلی با گیت پایین، با کنتاکت بالا (مکانی معکوس) با طول کانال ۱ میکرومتر بر روی بسترهای پلاستیکی انعطاف پذیر همراه با نیمه هادی مولکول کوچک استفاده کردند. [۱۸]

روش تحقیق

در این بخش، ساخت ترانزیستورهای لایه نازک آلی و سازه های فلز-عایق-فلز (MIM) علاوه بر اندازه گیری های انجام شده بر روی ترانزیستورها بررسی می شود سپس عملکرد الکتریکی آنها ارزیابی می شود. پس از آن a.c. می شود و پارامترهای ضروری الکتریکی ترانزیستور نشان داده می شود.

شکل ۱ مراحل استاندارد ساخت ترانزیستورهای لایه نازک آلی را نشان می دهد که با تبخیر حرارتی در خلاء همراه است. تک لایه C₁₈PA از نظر تبخیر، دمای رسوب و زمان واجذب و بازپخت پس از تبخیر بهینه شده است. فرآیند ساخت به شرح زیر است: ابتدا، زیرلایه - شیشه یا PEN قابل انعطاف - در آب دیونیزه در حال جوش قرار داده شده و در پاک کننده اولتراسونیک به مدت ۶۰ دقیقه تمیز میشود. و سپس با گان نیتروژن خشک شد سپس از استون و ایزوپروپانول برای تمیز کردن زیرلایه ها استفاده شد.



شکل ۱- خلاصه مراحل ساخت OTFT

بعد، یک زیرلایه نگهدارنده برای بارگذاری زیرلایه های شیشه / PEN برای تبخیر گیت الکترو استفاده شد که با نقاب زیرشبکه همراه بود تمامی تبخیرها در محفظه تبخیر Mini-SPECTROS انجام شد این عمل، داخل یک گلاو باکس پر از نیتروژن برای ایجاد یک محیط بدون اکسیژن و بدون رطوبت بود فشار پایه محفظه قبل از تبخیر حرارتی حدود ۱۰-۷ میلی بار بود. ماده منبع (پودر یا قرص) با تبخیر حرارتی رسوب میشود و در یک ظرف مخصوص ذوب فلز بارگذاری می شود. در گیت الکترو یک آلومینیوم با ضخامت ۳۰ نانومتر با سرعت حدود 2 \AA/s بر ثانیه در دمای اتاق بر روی زیرلایه قرار گرفت. این سرعت تبخیر زبری سطح کمتری نسبت به کاهش نرخ تبخیر Al دارد [۹]. پس از آن، یک قطعه طلا به ضخامت ۴۰ نانومتر (Au) در قسمت بالایی کنتاکت های دروازه با سرعت 3 \AA/s بر ثانیه تبخیر شد. که برای جلوگیری از اکسید شدن الکترودهای گیت در مرحله بعد بود بخش در معرض / بدون پوشش دروازه های آلومینیومی روی سطح اکسید شد تا لایه نازک AIOx، اولین بخش دروازه دی الکتریک را تشکیل دهد. سپس، آماده سازی لایه دی الکتریک گیت شامل AIOx و SAM (C₁₈PA) خلوص ۹۷٪ Strem Chemicals) بود. لایه نازک AIOx با استفاده از پاک کننده ازون UV تهیه شد که در آن یک نور ماوراء بنفش با دو طول موج غالب با لامپ جیوه کم فشار ساطع شد. طول موج، ۱۸۴،۹ نانومتر اکسیژن موجود در هوا را برای ایجاد ازن (O_۲) تجزیه می کند و طول موج ۲۵۳،۷ نانومتر می تواند ازن را تجزیه کند. بنابراین یک اکسیژن اتمی بسیار واکنش پذیر ایجاد می کند (اکسیژن

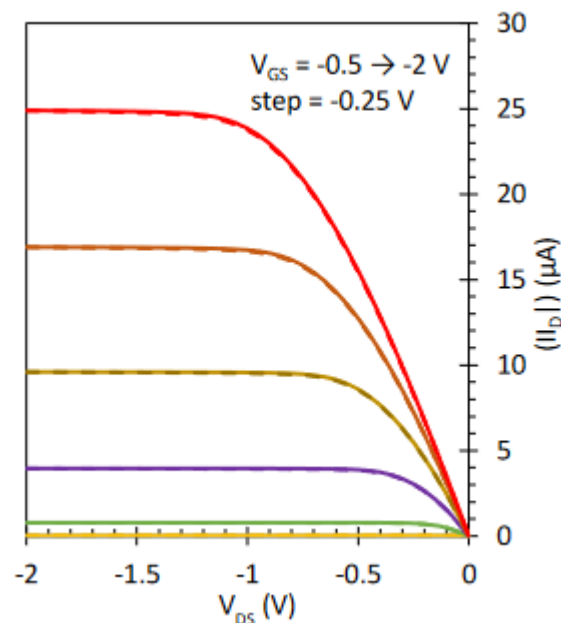
معمولی به شکل O_2 پایدار است) که برای اکسیداسیون سطح دروازه های Al مورد نیاز است [۱۰]. در نتیجه، دروازه های Al در معرض UV /ازون هستند و ارای لایه نازکی $AlOx$ بر روی سطح آن ها وجود دارد. پاک کننده اشعه ماوراء بنفش /ازون در زیر فیلتر هپا محصور شد تا از آلودگی سطح اکسید کننده جلوگیری شود و اکسیداسیون ازون UV ۱ ساعت طول می کشد. در صورت نیاز به لایه ضخیم تر $AlOx$ ، تبخیر Al و قرار گرفتن در معرض اشعه ماوراء بنفش /ازون تکرار می شود. با این حال، در این مورد، یک لایه بسیار نازک از آلومینیوم استفاده می شود (۱۵ یا ۱۲ Å) که تبخیر آهسته تر در حدود $0.3 \text{ \AA} / \text{s}$ نیاز دارد.

اندازه گیری های OTFT

دستگاه نیمه هادی **Agilent B1500A** برای انجام اندازه گیری های مختلف بر روی OTFT ها تجزیه و تحلیل شد اندازه گیری ترانزیستورها و سازه های فلزی-عایق-فلزی مربوطه در شرایط محیطی تاریک انجام شد. همه اندازه گیری ها برای OTFT های نوع p بود، بنابراین ولتاژهای منفی به پایانه های ترانزیستور اعمال شد تا ترانزیستور به حالت روشن (برای روشن کردن ترانزیستور) برسد. ویژگی های انتقال و خروجی OTFT ها در حالت رفت و برگشت اندازه گیری شد.

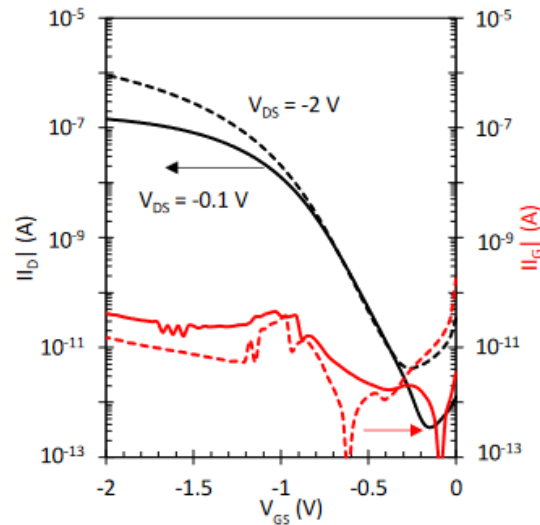
مشخصات خروجی (ID-VDS)

مشخصه خروجی نمودار ID در برابر VDS برای چندین مقدار ثابت VGS است. (شکل ۲)



شکل ۲- مشخصات خروجی ترانزیستور؛ اندازه گیری هیستریزس از ۰ تا -۲ ولت و برگشت.

مشخصه انتقال ترانزیستور نمودار جریان تخلیه اندازه گیری شده (ID) است که به عنوان تابعی از ولتاژ دروازه به منبع (VGS) برای مقدار ثابت ولتاژ تخلیه به منبع (VDS) است. (شکل ۳)



شکل ۳- ویژگی های انتقال ترانزیستور؛ خط پر مربوط به رژیم خطی و خط چین با رژیم اشباع مطابقت دارد.

اندازه گیری ها

اندازه گیری هیستریزیس با جارو کردن V_{GS} (ویژگی های انتقال) یا V_{DS} (ویژگی های خروجی) در هر دو جهت به دست می آید، مانند اندازه گیری از ۰ تا ۲- ولت و به عقب.

اندازه گیری سازه های فلزی-عایق-فلزی نیز با تحلیلگر نیمه هادی **Agilent B1500A** مجهز به ماژول خازنی انجام شد. این اندازه گیری ها عبارتند از ظرفیت خازنی به عنوان تابعی از فرکانس (C-f) و جریان به عنوان تابعی از ولتاژ (I-V) از آنجایی که دی الکتریک گیت مورد استفاده در اینجا از **C18PA** و **AlOx** تشکیل شده است، ضخامت **C18PA** را می توان با دانستن ظرفیت کل دی الکتریک گیت نیز تخمین زد. اندازه گیری دوم برای ارزیابی چگالی جریان نشستی لایه دی الکتریک گیت استفاده می شود [۱۱].

اندازه گیری ظرفیت (C-f)

ظرفیت سازه MIM از ۱ کیلوهرتز تا ۱ مگاهرتز است و با استفاده از تحلیلگر دستگاه نیمه هادی **Agilent B1500A** مجهز به ماژول ظرفیت اندازه گیری شد مقدار خازن در ۱۰ کیلوهرتز استخراج می شود. ظرفیت دی الکتریک گیت بر حسب F/cm^2 یعنی ظرفیت در واحد سطح بیان می شود. ناحیه همپوشانی الکترودهای خازن، ناحیه خازن را تعیین می کند. این ناحیه اندازه گیری می شود تا امکان محاسبه ظرفیت خازن در واحد سطح را فراهم کند. برای هر مجموعه ترانزیستور چندین ساختار MIM اندازه گیری شد و مقدار ظرفیت خازنی میانگین محاسبه شد.

$$7.78 \times 10^{-7} F/cm^2.$$

در ساختار MIM این پژوهش، ظرفیت اندازه گیری شده $AlOx$ (بدون تک لایه اسید فسفونیک) است

ضخامت $AlOx$ را می توان به صورت محاسبه کرد:

(۱)

$$d = \frac{\epsilon_r \epsilon_0}{c}$$

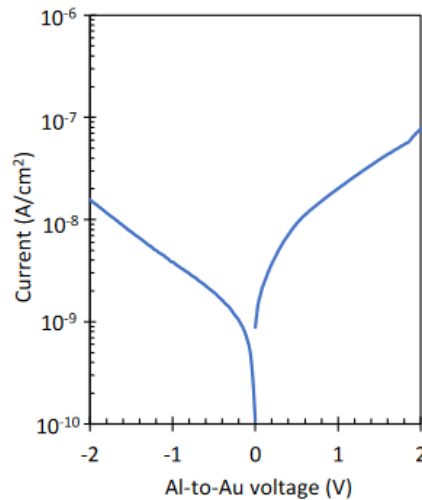
که در آن d ضخامت است، ϵ_r گذردهی نسبی $AlOx$ در γ است و ϵ_0 گذردهی خلاء $8.85 \times 10^{-14} F.cm^{-1}$ است. مجموع ظرفیت دو لایه با فرمول زیر تشریح میشود.

$$\frac{1}{C_{total}} = \frac{1}{C_{AlO_x}} + \frac{1}{C_{C_{18PA}}} \quad (2)$$

که در آن $C_{total} = 4.23 \times 10^{-7} \text{F/Cm}^2$ ظرفیت دو لایه AlO_x/C_{18PA} است، C_{AlO_x} ظرفیت اکسید آلومینیوم و $C_{C_{18PA}}$ ظرفیت تک لایه اکتادسیل فسفونیک (nF) فرکانس (kHz) اسید است در نهایت، با استفاده از رابطه (۱) و $\epsilon_r = 2.1$ C_{18PA} [۱۲] ضخامت d اکتادسیل فسفونیک اسید ۲ نانومتر، یعنی یک تک لایه محاسبه شد.

چگالی جریان نشتی

شکل ۴ اندازه گیری جریان-ولتاژ (I-V) در ساختار MIM، AlO_x/C_{18PA} را نشان می دهد که در آن جریان به صورت چگالی جریان بر حسب A/cm^2 بیان می شود. از این اندازه گیری می توان برای ارزیابی چگالی جریان نشتی لایه دی الکتریک استفاده کرد. همانطور که نشان داده شده است، ولتاژ از ۰ به ۲ ولت و دوباره از ۰ به -۲ ولت می شود.



شکل ۴- چگالی جریان به عنوان تابعی از ولتاژ در ساختار MIM

اندازه گیری های a.c. OTFT

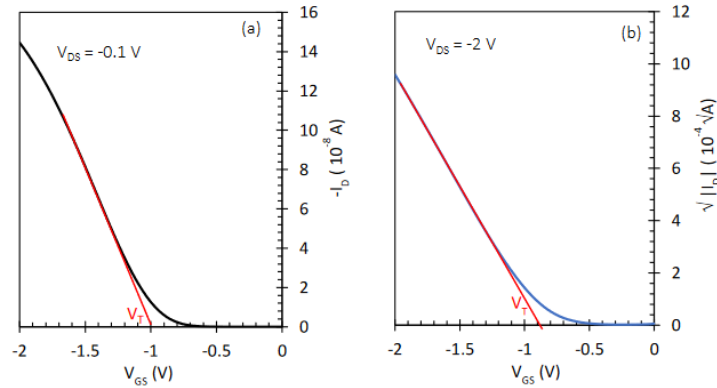
انتقال رسانایی a.c. با اندازه گیری جریان تخلیه مدوله شده تعیین میشود زمانی که ولتاژ سینوسی ۰،۲ پیک به پیک است و افسست ۲- ولت روی الکتروود گیت اعمال میشود. ۲- ولت d.c. روی الکتروود تخلیه اعمال شد و الکتروود منبع فرود آمد. رسانایی a.c. به عنوان نسبت مدولاسیون پیک به پیک اندازه گیری شده است و در جریان تخلیه بر مدولاسیون بایاس گیت تقسیم میشود.

$$g_m = \frac{i_d}{v_g}$$

استخراج پارامترهای ترانزیستور

عملکرد ترانزیستور با چندین پارامتر مانند پویایی μ ، ولتاژ آستانه V_T ، ولتاژ آستانه V_T ، شیب زیرآستانه S، جریان نشتی I_G ، ION جاری و روشن، IOFF جاری و خاموش، نسبت جریان روشن/خاموش ION/IOFF، و ترانسانایی G_m ارزیابی میشود. ولتاژ آستانه V_T از اندازه گیری مشخصات انتقال ترانزیستور استخراج می شود و می توان از هر دو رژیم خطی و اشباع استفاده کرد. روش استخراج V_T از هر رژیم به شرح زیر است. در رژیم خطی: $(|V_{DS}| < |V_{GS}| - |V_T|)$ ولتاژ آستانه از نمودار ID

در مقابل VGS استخراج می شود. بخش خطی آن منحنی با یک خط مستقیم مطابقت دارد و نقطه اتصال آن با محور X (VGS)، ولتاژ آستانه VT را نشان می دهد. روش مشابهی برای یافتن VT در رژیم اشباع استفاده می شود ($|V_{DS}| > |V_{GS}| - |V_T|$)؛ با این حال، ریشه جذر ID در برابر VGS رسم شده است. (شکل ۵)



شکل ۵- استخراج ولتاژ آستانه در رژیم خطی (الف) و رژیم اشباع (ب).

برای محاسبه پویایی (بر حسب $1\text{cm}^2/\text{V}\cdot\text{s}$) رژیم خطی با استفاده از معادله رابطه زیر تشریح میشود.

$$\mu_{lin} = \frac{L}{C_{diel} W V_{DS}} \frac{\partial I_D}{\partial V_{GS}}$$

در این رابطه، L طول کانال، w عرض کانال، C_{diel} ظرفیت دی الکتریک در واحد سطح را بر حسب F/cm^2 ، VDS ولتاژ اعمال شده بر روی الکتروود تخلیه و $\frac{\partial I_D}{\partial V_G}$ شیب تندترین بخش ID در برابر VGS است (با رنگ قرمز نشان داده شده است). برای تحرک در رژیم اشباع از معادله زیر استفاده می شود:

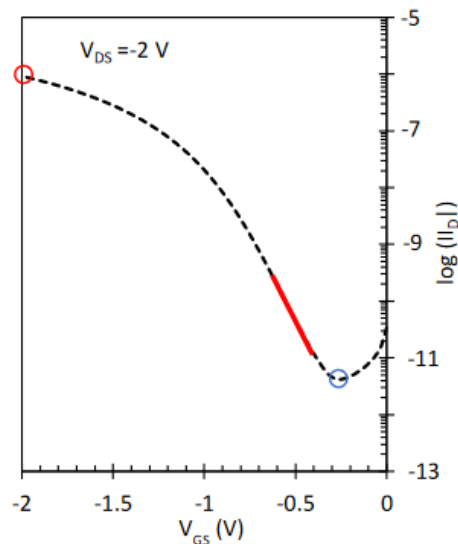
$$\mu_{sat} = \frac{2L}{C_{diel} W} \left(\frac{\partial \sqrt{I_D}}{\partial V_{GS}} \right)^2$$

که در آن $\frac{\partial \sqrt{I_D}}{\partial V_G}$ شیب تندترین قطعه در نمودار جذر ID است که تابعی از VGS است شیب دارترین بخش در منحنی با رنگ قرمز نشان داده شده است. شیب زیرآستانه S با معادله زیر به دست می آید و می توان آن را با ترسیم لگاریتم ID در برابر VGS استخراج کرد. از داده های ترانزیستور در رژیم اشباع برای استخراج S استفاده شد که افزایش تصاعدی جریان تخلیه را قبل از روشن شدن ترانزیستور ثبت می کند. خط قرمز در شکل ۶ این منطقه را نشان می دهد. از آنجایی که شیب زیرآستانه بر حسب mV دهه بیان می شود، مقدار متقابل شیب در نظر گرفته می شود.

$$S = \frac{\partial V_{GS}}{\partial (\log I_D)}$$

هنگامی که ترانزیستور در حالت اشباع کار می کند، جریان های روشن و خاموش به ترتیب به عنوان بالاترین و کمترین مقدار جریان تخلیه تعریف می شوند. $V_{GS} - 2V$ (یا در بالاترین بایاس VGS) مقدار جریان در حالت روشن است که با یک دایره قرمز

نشان داده می شود و پایین ترین نقطه روی منحنی جریان خاموشاست که با یک دایره آبی نشان داده شده است. در نهایت، نسبت جریان روشن/خاموش به صورت ION/IOFF محاسبه می شود.



شکل ۶- جریان تخلیه Log_{10} ، تابعی از ولتاژ گیت به منبع در رژیم اشباع.

علاوه بر این، در این پژوهش رسانایی G_m از مشتق I_D اندازه گیری شده در مقابل V_{GS} در رژیم اشباع یافت می شود. و مقدار آن $V_{GS} = -2V$ و $V_{DS} = -2V$ و گرفته شده است. جریان نشتی گیت از $V_{GS} = -2V$ و $V_{DS} = -2V$ (حداکثر ولتاژهای اعمال شده در طول اندازه گیری) گرفته می شود. سرانجام، مقادیر عرض کانال W و طول کانال L ترانزیستورهای ساخته شده با استفاده از میکرومتر و میکروسکوپ اندازه گیری شد (بسته به مجاورت گلاو باکس و زیرلایه در طول تبخیر). توابع در Matlab کدگذاری شد و برای مدیریت استخراج پارامترهای ترانزیستور ساخته شدند.

یافته ها

مدل جمع و جور OTFT با تماس های منبع / تخلیه چند انگشتی

ثبت دقیق عملکرد دستگاه، به مدل های واقعی ترانزیستور نیاز دارد و از آنجا که چالش OTFT ها بیشتر است بسیاری از دستگاه ها و ترکیب مواد دی الکتریک دروازه و نیمه هادی های آلی می توانند استفاده شوند. علاوه بر این، تکنیک های رسوب گذاری مواد آلی و ساخت در دمای پایین فعال می شود، منجر به تنوع بیشتر می شود. در نتیجه، از معادلات ریاضی استفاده می شود که می تواند جریان تخلیه ترانزیستور را بر اساس ولتاژ اعمال شده در پایانه های ترانزیستور توصیف کند. چنین مدل هایی منجر به زمان محاسبات کوتاه تر می شوند، در حالی که دقت بالا دارند و ویژگی های عملیاتی ترانزیستورها را از طریق پارامترهای تجربی/برازشی پیش بینی می کنند.

برای کمک به طراحی سنسورها و مدارهای منعطف که OTFT های ولتاژ پایین را با کنتاکتهای چند انگشتی اجرا می کنند، از یک مدل نیمه تجربی استفاده شد و روی OTFT های DNTT آزمایش شد. در این مدل، مشخصه های اندازه گیری شده انتقال ترانزیستور برای محاسبه جریان تخلیه OTFT استفاده می شود و تابعی از ولتاژهای اعمال شده در OTFT است. در برازش جریان تخلیه رژیم های کاری ترانزیستور، عملکرد زیر و بالای آستانه و حالت خاموش پوشش داده می شود هنگامی که جریان تخلیه به دست آمد، می توان از آن برای مدل سازی d.c، فرکانس پایین a.c. جریان تخلیه ترانزیستور و ولتاژ خروجی تقویت کننده منبع مشترک مبتنی بر چنین ترانزیستوری استفاده کرد. این مدل فشرده و آزمایش شده در محیط سیمولینک و متلب پیاده سازی شده است. مدل نیمه تجربی برای برازش به چهار پارامتر نیاز دارد که با برازش ویژگی های انتقال اندازه گیری شده

ترانزیستور (ID-VGS) در رژیم خطی و اشباع استخراج می‌شوند. در این روش حتی اگر فقط مشخصه انتقال در رژیم اشباع موجود باشد معتبر است. اگر در این روش به دقت بالاتری نیاز باشد باید از دو ویژگی انتقال، رژیم خطی و رژیم اشباع، استفاده کرد مدل بر روی OTFT ها و هندسه های مختلف اعتبار سنجی شد.

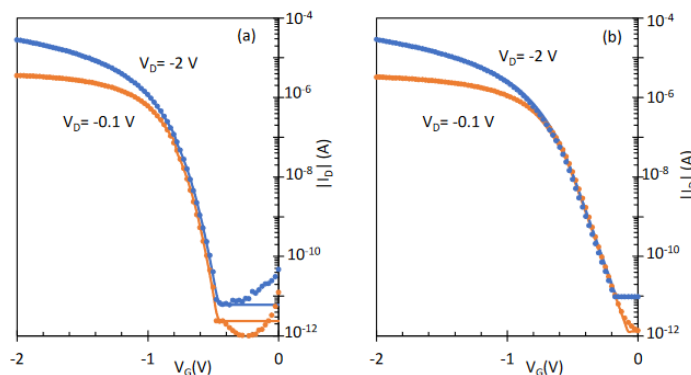
در این پژوهش، از یک مدل فشرده به عنوان پایه استفاده شد [۱۳] این مدل بر اساس تئوری رانش بار ترانزیستور و لایه نازک تثبیتی پذیرفته شده است از چهار پارامتر اتصال استفاده شده است علاوه بر این، مقاومت کنتاکت منبع / تخلیه نادیده گرفته شد تا زمان محاسبات کوتاه‌تری شود. معادله زیر جریان تخلیه را به صورت زیر تعریف می‌کند:

$$I_D = \frac{W}{L(1-\frac{\Delta L}{L})} \cdot \frac{\mu_0}{(\frac{V_{SS}}{2+\gamma})^\gamma} \cdot C \cdot \left[\frac{(V_{SEODR})^{\gamma+2}}{\gamma+2} - \frac{(V_{DEODR})^{\gamma+2}}{\gamma+2} \right]$$

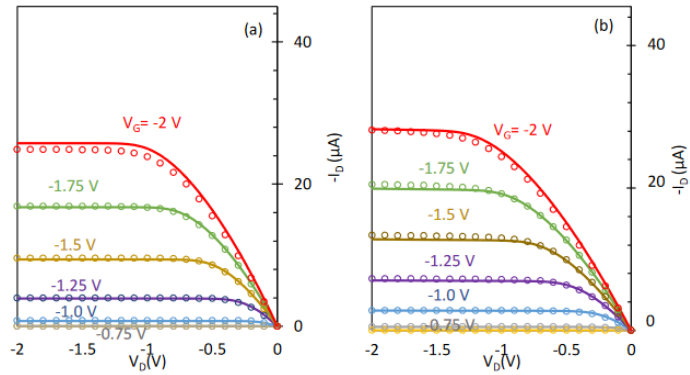
که در آن V_{SEODR} و V_{DEODR} به ترتیب اوردرایف ولتاژ در سمت منبع و درین هستند. چهار پارامتر تجربی/برازش عبارتند از: شیب زیرآستانه V_{SS} ، ضریب افزایش پویایی γ تحرک میدان کم μ_0 ، و حساسیت بایاس ولتاژ آستانه ∂V_T . مقادیر پارامترهای برازش ذکر شده در بالا با استفاده از یک تابع هدف اندازه گیری میشود (میانگین مربعات خطا (MSE)) و از یک الگوریتم ژنتیک با یک گزینه ترکیبی (یک تابع بهینه سازی دوم) برای به حداقل رساندن این تابع استفاده می‌شود. تابع بهینه سازی دوم یک روش بدون مشتق [۱۴] است و با راه حل های نهایی یافت شده الگوریتم ژنتیک از نقاط اولیه شروع می‌شود. این تکنیک برای سرعت بخشیدن به محاسبه و بهینه سازی فرآیند یافتن راه حل، یعنی تعیین چهار پارامتر برازش استفاده شد. بنابراین تابع هدف برای به حداقل رساندن میانگین مربعات خطا بین داده های برازش شده و داده های تجربی اندازه گیری شده تعریف شد. از این رو، الگوریتم ژنتیک متغیرهایی (پارامترهای برازش) را پیدا می‌کند که این شرط را برآورده کند.

مدلسازی d.c.

مشخصات انتقال اندازه‌گیری شده و شبیه‌سازی شده یک ترانزیستور گیت عریض با $W = ۱۸.۲۲$ میلی‌متر و $L = ۴۰$ میکرومتر و یک ترانزیستور دروازه باریک با $W = ۴.۰۲$ میلی‌متر و $L = ۱۲.۲۰$ میکرومتر در رژیم‌های خطی و اشباع نشان داده شده است. (شکل ۷) پارامترهای برازش برای شبیه سازی مشخصات خروجی این ترانزیستورها استفاده شد. و با داده های اندازه گیری شده در شکل (۸) مقایسه شد نتایج نشان می‌دهد که این مدل جمع و جور قادر است عملکرد d.c الکتریکی ترانزیستورها را با دقت بالا بازتولید کند.



شکل ۷- ویژگی های انتقال (الف) گیت باریک (ب) ترانزیستورها، خطوط توپر نشان دهنده مدل و نقاط داده های اندازه گیری شده است.

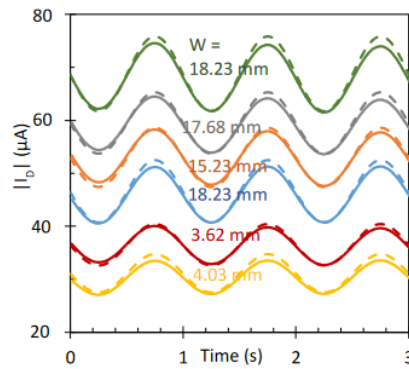


شکل ۸- مشخصات خروجی (الف) گیت باریک (ب) ترانزیستورها

مدلسازی فرکانس پایین a.c. خروجی های ترانزیستور

جریان تخلیه ترانزیستور a.c.

در مرحله بعد، اندازه گیری های رسانایی ترانزیستور شبیه سازی شد. در آزمایش مربوطه، ولتاژ گیت موج سینوسی ۱ هرتز با ۲.۰ ولت پیک به پیک و یک مجموعه آفست ۲ ولتی بود، در حالی که ولتاژ تخلیه در ۲- ولت ثابت نگه داشته شد و الکتروود منبع فرآمد اندازه گیری و شبیه سازی a.c. جریان تخلیه شش ترانزیستور با W و L متفاوت در شکل ۹ نشان داده شده است. مقادیر پیک به پیک جریان تخلیه اندازه گیری شده و شبیه سازی شده این ترانزیستورها در جدول ۱ خلاصه شده است. نتایج نشان می دهد که تمام مقادیر پیک به پیک شبیه سازی شده اندکی بیشتر از مقادیر تجربی در a.c. است. جریان تخلیه، خطاها از ۱.۷٪ تا ۱۱.۶٪ متغیر بود.



شکل ۹- جریان تخلیه a.c. ترانزیستورها با W های مختلف. خطوط یکپارچه با داده های اندازه گیری شده و خطوط نقطه چین با مدل مطابقت دارند.

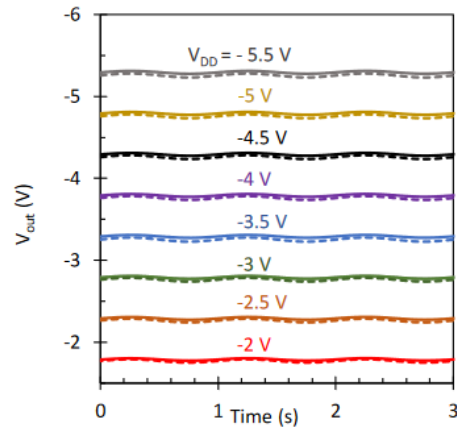
جدول ۱- مقادیر پیک به پیک و خطای داده های اندازه گیری شده و شبیه سازی شده شکل ۹.

W (mm)	18.23	17.68	15.35	18.23	3.62	4.03
$I_{Dpp\ meas}$ (μA)	13.5	11.3	11.0	10.7	7.7	6.5
$I_{Dpp\ model}$ (μA)	14.1	11.6	11.2	11.8	7.8	7.2
Error (%)	4.3	2.3	1.7	9.5	2.0	11.6

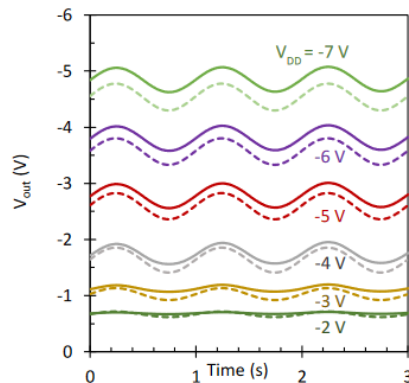
ولتاژ خروجی تقویت کننده منبع مشترک ترانزیستور

خطا در ولتاژ پیک به پیک با کاهش V_{DD} برای $R_d = 47k\Omega$ افزایش می یابد و منجر به بالاترین درصد خطا برای $V_{DD} = -2V$ می شود با این حال برای $R_d = 5.6k\Omega$ ، بالاترین درصد خطا در $V_{DD} = -3.5V$ یافت می شود. و هیچ رابطه مستقیمی بین V_{DD} و خطای پیک به پیک مشاهده نمی شود.

بطور کلی، ولتاژهای خروجی پیک به پیک اندازه گیری شده در مقایسه با ولتاژهای شبیه سازی شده اندکی کمتر بود. دقت بالا d.c. و ویژگی های خروجی می تواند به این دلیل باشد که هر دو رژیم خطی و اشباع برای شبیه سازی در دسترس بودند. با این حال، تنها ویژگی های انتقال در رژیم اشباع A.C در دسترس بود. نتایج نشان داده شده هنگامی که ترانزیستور در رژیم خطی کار می کند، خطا افزایش می یابد. سرانجام، باید توجه داشت وقتی که خطا برای ولتاژهای پیک به پیک پایین، زیاد به نظر می رسد، تفاوت واقعی بین مقادیر اندازه گیری شده و شبیه سازی شده های شکل ۱۰ کمتر از ۱۵ میلی ولت و برای داده های شکل ۱۱ کمتر از ۸۵ میلی ولت است.



شکل ۱۰- ولتاژ خروجی تقویت کننده ترانزیستور انواع V_{DD} و $R_d = 5.6k\Omega$. خطوط پر رنگ با داده های اندازه گیری شده و خط چین دار با مدل مطابقت دارند.



ولتاژ خروجی تقویت کننده ترانزیستور برای انواع V_{DD} و $R_d = 47k\Omega$ خطوط پر رنگ با داده های اندازه گیری شده و خط چین دار با مدل مطابقت دارند.

نتیجه گیری

در این پژوهش از یک مدل فشرده برای OTFT های چند انگشتی استفاده شده که بر اساس DNTT بود اندازه گیری ویژگی های انتقال همراه با پارامترهای فیزیکی ترانزیستور، داده های ورودی مدل فشرده را تشکیل می دهد که پارامترهای اتصال «از دست رفته» را محاسبه می کند. برای ارزیابی توانایی مدل و بازتولید آن، انواع داده های تجربی، روش اعتبارسنجی d.c. و a.c. استفاده شد. در روش d.c. این مدل توانست ویژگی های انتقال و خروجی اندازه گیری شده را با دقت بالا بازتولید کند. در روش a.c. ترانس رسانایی ترانزیستور a.c. و ولتاژ خروجی تقویت کننده منبع مشترک بررسی شد خطا در بین مقادیر پیک به پیک اندازه گیری شده و شبیه سازی شده از ۱,۷٪ تا ۱۱,۶٪ برای اولی و از ۳,۶٪ تا ۱۴۸,۸٪ برای دومی متغیر بود. ولی مدل OTFT d.c را بازتولید می کرد.

منابع

1. M. Jacob, "Organic Semiconductors: Past, Present and Future", Electronics, vol. ۳, no. ۴, pp. ۵۹۴-۵۹۷, ۲۰۱۴.
2. H. Ling, S. Liu, Z. Zheng and F. Yan, "Organic Flexible Electronics", Small Methods, vol. ۲, no. ۱۰, p. ۱۸۰۰۰۷۰, ۲۰۱۸.
3. OLED introduction and basic OLED information | OLED-Info", Oled-info.com, ۲۰۱۹ [Online]. Available: <https://www.oled-info.com/oled-introduction>. [Accessed: ۱۸ Oct- ۲۰۱۹].
4. AMOLED - introduction and market status | OLED-Info", Oled-info.com, ۲۰۱۹ [Online]. Available: <https://www.oled-info.com/amoled>. [Accessed: ۱۸ Oct- ۲۰۱۹].
5. T. Bengtson, "Scientists ۳d print new solar panels which work best when cloudy." <http://۳dprint.com/۱۶۶۶/scientists-۳d-print-new-solar-panels-which-work-best-when-cloudy/>.
6. C. Kotlowski et al., "Electronic biosensing with flexible organic transistor devices", Flexible and Printed Electronics, vol. 3, no. 3, p. 034003, 2018.
7. M. Roberts et al., "Water-stable organic transistors and their application in chemical and biological sensors", Proceedings of the National Academy of Sciences, vol. 105, no. 34, pp. 12134-12139, 2008.
8. F. Maddalena et al., "Organic field-effect transistor-based biosensors functionalized with protein receptors", Journal of Applied Physics, vol. 108, no. 12, p. 124501, 2010.
9. S. Gupta, "Vacuum growth of N-octylphosphonic acid monolayer for low-voltage organic thin-film transistors", Ph.D, University of Strathclyde. Dept. of Electronic and Electrical Engineering., 2013.
10. J. Vig, "UV/ozone cleaning of surfaces", Journal of Vacuum Science & Technology A, vol. 3, no. 10, pp. 1027-1034, 1985.
11. S. Hannah, "Force and temperature sensors based on organic thin-film transistor and ferroelectric co-polymer", Ph.D, University of Strathclyde. Department of Electronic and Electrical Engineering, 2017.
12. "Japan enters display fray with world's first printed OLED panels", Nikkei Asian Review, 2019. [Online]. Available: <https://asia.nikkei.com/Business/Japan-enters-display-fray-with-world-s-first-printed-OLED-panels>. [Accessed: 18 Oct- 2019].

13. O. Marinov, M. Deen, U. Zschieschang and H. Klauk, "Organic Thin-Film Transistors: Part I—Compact DC Modeling", IEEE Transactions on Electron Devices, vol. 56, no. 12, pp. 2952-2961, 2009.
14. J. Nocedal and S. Wright, "Derivative-Free Optimization", in Numerical Optimization. Springer Series in Operations Research and Financial Engineering, 2nd ed., Springer, 2006, pp. 220-223.
15. J. Borchert et al., "Small contact resistance and high-frequency operation of flexible low-voltage inverted coplanar organic transistors", Nature Communications, vol. 10, no. 1, 2019.
16. S. Hannah, A. Davidson, I. Glesk, D. Uttamchandani, R. Dahiya and H. Gleskova, "Multifunctional sensor based on organic field-effect transistor and ferroelectric poly(vinylidene fluoride trifluoroethylene)", Organic Electronics, vol. 56, pp. 170-177, 2018.
17. Y. Takeda et al., "Fabrication of Ultra-Thin Printed Organic TFT CMOS Logic Circuits Optimized for Low-Voltage Wearable Sensor Applications", Scientific Reports, vol. 6, no. 1, 2016.
18. U. Zschieschang et al., "Megahertz operation of flexible low-voltage organic thin-film transistors", Organic Electronics, vol. 14, no. 6, pp. 1516-1520, 2013.